



PATENT APPLICATION
Attorney Doc. No. 9903-97

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Jung-Jin KIM, et al.

Serial No.: 10/691,240 Examiner: Tran, Mai Huong C.

Filed: October 21, 2003 Group Art Unit: 2818

Confirmation No.: 6924

For: BALL GRID ARRAY PACKAGE STACK

MAIL STOP AMENDMENT
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

DECLARATION

UNDER RULE 37 C.F.R. 1.131

I, Dong-Ho Lee, declare the following:

1. I am one of the co-inventors of the subject matter described in the present pending patent application titled: BALL GRID ARRAY PACKAGE STACK.

2. I currently work for Samsung Electronics. My work mailing address is 416 MAETAN-DONG, YEONGTONG-GU, SUWON-SI, GYEONGGI-DO, REPUBLIC OF KOREA.

3. Before October 28, 2002, I and the other named inventors of U.S. Patent Application Serial No. 10/691,240 ("the application") conceived of and developed a ball grid array package stack as described and claimed in the application.

4. Attached as Exhibit "A" is an Invention Disclosure Form that was submitted on behalf of me and other co-inventors of the application to my employer, Samsung Electronics, prior to October 28, 2002. The Invention Disclosure Form illustrates the ball grid array package stacked as described and claimed in the application. This document was created before October 28, 2002.

I, the undersigned, declare that all statements made herein of my own knowledge are true, and that all statements made on information and belief are believed to be true; and further, that these statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code, and that such willful false statements may jeopardize the validity of the application of any patent issuing thereon.

DATED this 6th day of September, 2005.


Dong Ho Lee

직무발명신고

<<특허법 제39조 제40조 규정에 의거 직무와 관련된 본발명에 대해 등록받을 수 있는 권리를 회사에 양도합니다>>

본 직무발명은 반도체연구소 지적자산팀(기흥)으로 접수됩니다.

발명명칭 Stackable ball grid array package

과제명 - 과제코드 - 제품명 -

핵심기술(코드)명칭)

기술적 내용의 평가

구분	평가내용					
발명구분	<input checked="" type="radio"/> 자체발명 <input type="radio"/> 산학협동 <input type="radio"/> 용역개발 <input type="radio"/> 공동개발					
계약서관리	[계약서 첨부]					
	파일명			파일설명		
	[소유권, 보상문제 기재]					
공표사실	공표예정일	-	공표국가 및 단체	-	공표방법	-

발명자인적사항

No.	사외	이름	소속부서(기관)명	대표	지분(%)	영문성명	한자
			주민번호			주 소 (집)	
1		김정진	Package팀	⊙	40	KIM JUNG JIN	金
			670322-1149214	경기도 화성시 태안읍 반월리 신영동 현대apt 405동 804호			
2		송영희	Package팀	-	30	SONG YOUNG HEE	宋
			621201-1030830	경기 성남시 분당구 정자동			
3		이동호	Package팀	-	30	LEE DONG HO	李
			610521-1055439	경기도 성남시 분당구 미금동 까치마을신원아파트 313동 1502호			

직무발명신고파일

파일명	파일설명
Pat0201_0430.gul	stackable bga package

발명등급판정

판정주체		판정일자	등급	의견
발명자	김정진	2002/04/30	A급	-
부서장	이동호	2002/04/30	A급	Memory에 효과적인 Stack Package solution임
특허부서		2002/05/27	A급	-
평가위원회		2002/05/23	A급	-

직무발명 진행일자 관리

발명자상신일	2002/04/30	부서장승인일	2002/04/30	특허부서접수일	2002/04/30
--------	------------	--------	------------	---------	------------

직무발명 접수번호 : IC-200204-084-1

본 양식의 특징

본 양식에는 직무발명의 각 구성요소에 대한 의미와 올바른 작성예가 도움말로 제공됩니다. 본 양식에 기재되어 있는 순서를 따라 작성하되 각 항목별 작성 방법에 대한 도움말은 폴업표 아이콘을 선택 후 한번 클릭하면 노란색 메모 패드에 예제와 함께 자세하게 기재되어 있습니다.

< 직무 발명 신고서 양식 - 반도체 부문 >

The Title of the Invention (발명의 명칭)



간단 명료하되, 발명의 기술분야(장치, 구조, 방법 또는 조성)가 명확히 드러나도록 기재할 것

Stackable Ball grid array package.

Abstract (발명의 요약)

발명이 속하는 기술분야, 발명의 목적, 구성, 효과 등을 간략하게 기술할 것

본 발명은 stack이 가능한 Ball grid array package구조에 관한 것으로써 package하면에 board 또는다른 BGA package와 연결할수있는 land area와 package상면에 또 다른 BGA package와 연결할수 있는 ball land가 pattern으로 연결되어있는 BGA package로써 BGA package를 stack하여 high density, high performance package를 구현할수 있다.

Related Arts & Objects of the Invention(종래기술의 문제점 및 그것을 해결하고자 하는 본 발명의 목적) ?

반도체 기술의 발전에 따라 devive의 high density화, high performance화가 진행되고 조립기술 또한 Package의 소형화, 다 pin화, 고밀도 실장기술이 진전되고 있다.

특히 점차 High speed, high performance device가 개발되면서 package구조 면에서도 기존의 lead frame type보다 전기적, 열적 특성면에서 우수한 BGA(ball grid array) type package가 점차 증대되고 있다.

그러나 이러한 BGA package의 경우 단위면적당 실장효율을 높이기 위한 package

stack이 구조적인 문제로 인해서 적용하기가 어렵다.

현재 알려진 BGA stack package구조는 현재의 BGA ball matrix를 적용하지 못하고 아주 제한된 package구조를 가진 BGA에만 stack할수 있는등 상당히 많은 제약이 있다. 이러한 문제를 극복하고 기존의 BGA 외형을 그대로 유지하면서 stack할수 있도록 package 상하면에 또다른 BGA package를 stack할수 있는 interconnection area를 형성하여 BGA를 stack한다.

이러한 BGA package stack은 기존의 한 package에 여러개의 chip을 stack하는 MCP(Multi chip package)에서 발생하는 KGD(Knowngood die)문제를 해결 할수있고 high performance제품의 대용량화가 가능하다.

Description of the Invention (발명의 구체적 설명) ??

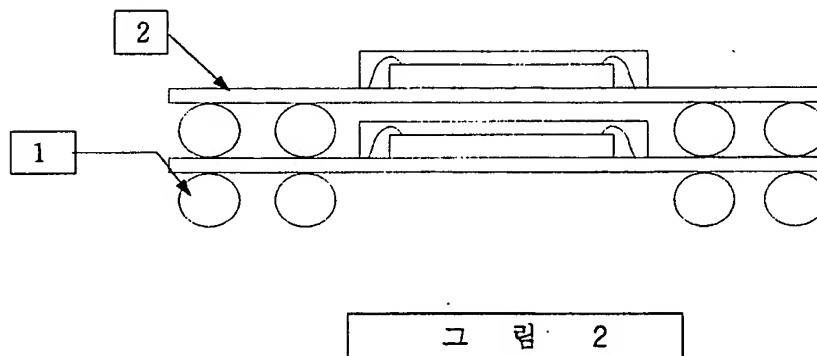
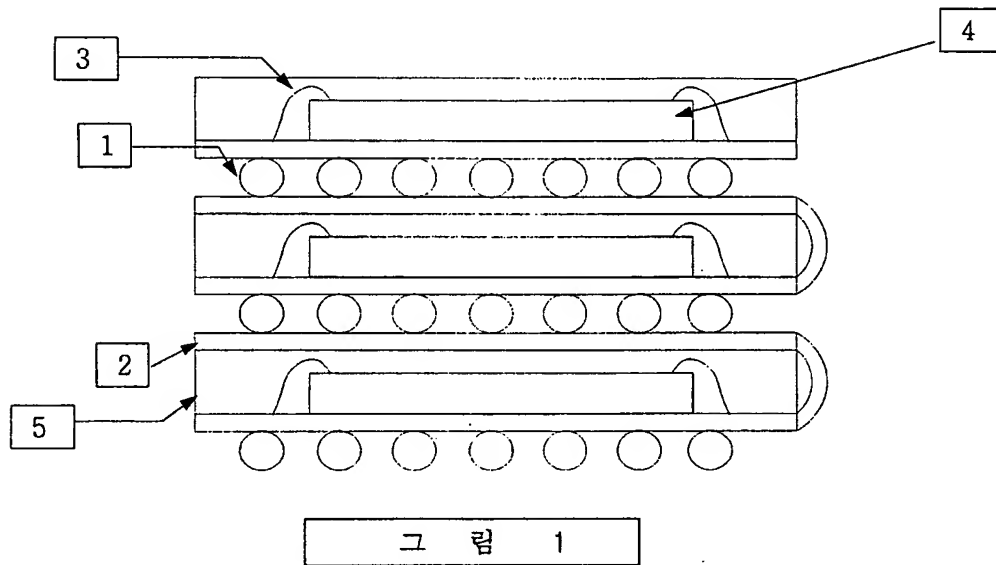
본 발명은 BGA(Ball grid array) type package를 stack할수 있도록 patterning된 substrate를 사용하여 package상하면에 다른 BGA package를 연결할수 있는 interconnection area가 형성된 BGA package 제작 방법이다.

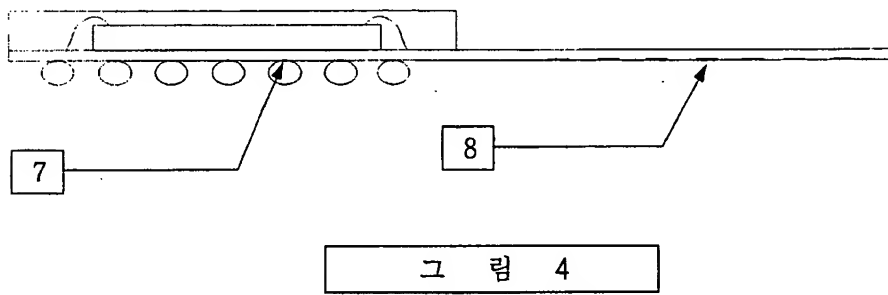
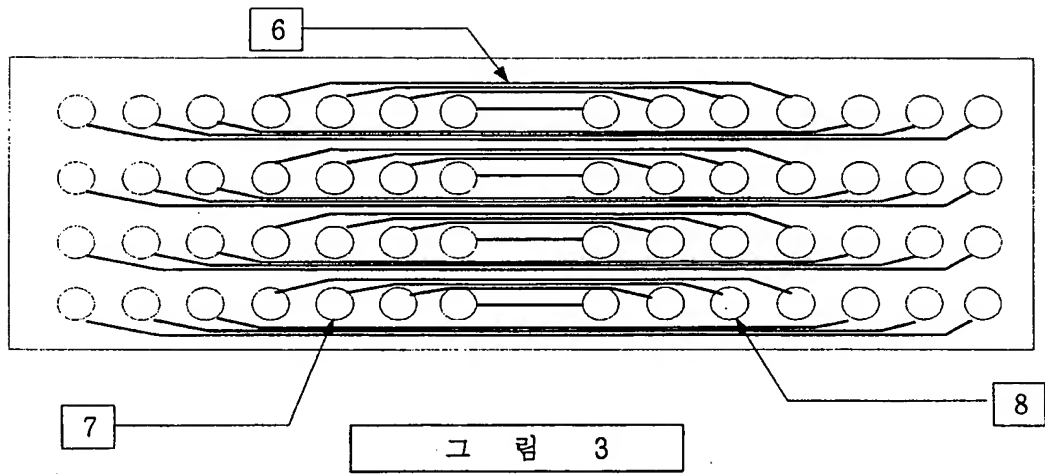
현재 package실장 밀도를 높이기위한 방법으로는 package size를 줄이는 방법과 package를 3차원으로 stack하는 방법이 있다. 기존의 BGA package stack은 그림 2에 나타난것과 같이 하단 package substrate 상면의 chip area 밖에 상단 package solder ball을 연결할 있는 land를 형성하여 BGA를 stack하는 구조를 이루고 있다. 그러나 이러한 BGA구조는 package size가 chip보다 상당히 커져 기존에 적용되고 있는 CSP(Chip scale package)류의 BGA에는 적용하기 어려우며 package사이의 간격을 유지시키기 위해 적용 ball size가 클수 밖에 없다.

본발명은 이러한 문제를 해결하기 위해 그림1에서 보는바와 같이 상면과 하면에 다른 package와 연결할수 있는 단자가 있으며 이 두 단자가 pattern으로 서로 연결된 substrate(2)에 chip(4)을 attach하여 하면 단자에 wire(3)로 연결하고 Encapsulation을 하여 package형태를 만든다. 반대편에 형성된 상면의 interconnection area가 있는 부분을 package상단에 adhesive를 사용하여 접착시킨다. 이와 같이 형성된 package는 하면에 board에 실장할수 있는 ball area가 형성되며 package상면에도 또한 BGA 형태의 package가 실장될수 있는 ball land area가 형성되어 BGA package를 stack할 수 있다. 이때 하면의 ball area와 연결되는 상면의 land area는 한방향 또는 양방향 이상으로 interconnection할수 있다.

1. 그림1은 본 발명에 의해 만든 stack package의 수직 단면구조.
2. 그림2는 기존 BGA package을 이용한 stack package 단면구조.
3. 그림3은 본 발명에서 적용한 substrate의 patterning된 구조.

1. Solder ball 2. Substrate 3.Wire 4. Chip 5. Encapsulant
 6. interconnection pattern 7. 하면 solder ball land 8. 상면 solder ball land





Proposed Claims or Features of the Invention (청구범위 또는 발명의 특징)



1. Ball grid array 형태의 package에 있어서
package하면의 board와 연결하는 ball area와 package상면의
다른 BGA package와 연결할수 있는 ball land가 pattern으로
서로 연결되어 BGA package를 stack할수 있게 만든 package
2. 제1항에 있어서 상면 ball land가 형성된 substrate를 adhesive
를 사용하여 접착시킨 package.
3. 제1항에 있어서 상면의 ball land가 한방향 또는 양방향이상으
로 하면의 ball land와 연결된 package.
4. 제1항과 같이 제작한 package 상면에 또다른 BGA package를
stack하여 interconnection한 stack package.